

(19)世界知的所有権機関
国際事務局(43)国際公開日
2005年9月1日 (01.09.2005)

PCT

(10)国際公開番号
WO 2005/081602 A1

(51) 国際特許分類: H05K 3/34
(72) 発明者; および
(21) 国際出願番号: PCT/JP2005/003043
(75) 発明者/出願人(米国についてのみ): 森 将人 (MORI, Masato). 大西 浩昭 (ONISHI, Hiroaki). 平野 正人 (HIRANO, Masato). 西田 一人 (NISHIDA, Kazuto).

(22) 国際出願日: 2005年2月24日 (24.02.2005)
(74) 代理人: 石原勝 (ISHIHARA, Masaru); 〒5300047 大阪府大阪市北区西天満3丁目1番6号辰野西天満ビル5階 Osaka (JP).

(25) 国際出願の言語: 日本語
(76) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,

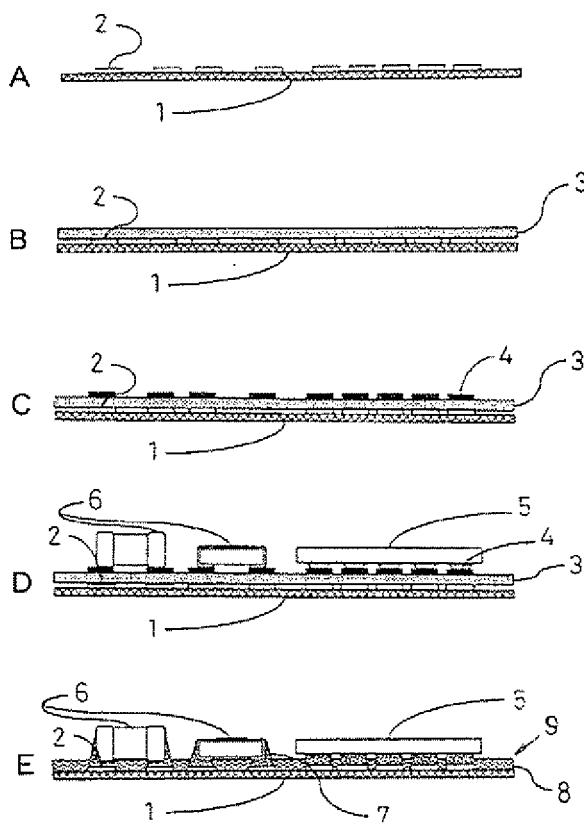
(26) 国際公開の言語: 日本語
(81) 特願2004-048356 2004年2月24日 (24.02.2004) JP
特願2004-054674 2004年2月27日 (27.02.2004) JP

(30) 優先権データ:
(71) 出願人(米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真1006番地 Osaka (JP).

[続葉有]

(54) Title: ELECTRONIC COMPONENT MOUNTING METHOD, AND CIRCUIT BOARD AND CIRCUIT BOARD UNIT USED THEREIN

(54) 発明の名称: 電子部品実装方法とそれに用いる回路基板及び回路基板ユニット



(57) Abstract: An electronic component mounting method is composed of a process of arranging unhardened reinforcing resin (3, 15) on a circuit board (1), a process of arranging a solder paste (4) on an upper part of a bonding area of the circuit board (1) whereupon electrodes (5a, 6a) of electronic components (5, 6) are to be bonded, a process of mounting the electronic components (5, 6) on the circuit board (1), and a process of heating the circuit board (1) whereupon the reinforcing resin (3, 15) and the solder paste (4) are arranged and the electronic components (5, 6) are mounted, and then cooling it. By the electronic component mounting method, mounting with high bonding reliability can be performed, conventional surface mounting processes can be applied without a change, and electronic component miniaturization and pitch reduction can be coped with, without deteriorating productivity and mounting quality.

(57) 要約: 回路基板(1)上に未硬化の補強樹脂(3, 15)を配置する工程と、電子部品(5, 6)の電極(5a, 6a)を接合する回路基板(1)の接合箇所の上部に半田ペースト(4)を配置する工程と、回路基板(1)上に電子部品(5, 6)を搭載する工程と、補強樹脂(3, 15)と半田ペースト(4)が配置され、電子部品(5, 6)が搭載された回路基板(1)を加熱した後冷却する電子部品実装方法によって、接合信頼性の高い実装を行えるとともに、従来の表面実装工程をそのまま適用でき、さらに電子部品の微小・狭ピッチ化に対しても生産性、実装品質を低下させることなく対応できるようにした。

WO 2005/081602 A1



SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,
VC, VN, YU, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護
が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA,
SD, SL, SZ, TZ, UG, ZM, ZW), ヨーラシア (AM, AZ,
BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE,
BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU,
IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

添付公開書類:

- 國際調査報告書
- 請求の範囲の補正の期限前の公開であり、補正書受
領の際には再公開される。

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。